

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-329688

(43)Date of publication of application : 18.11.1992

(51)Int.Cl. H01S 3/18

(21)Application number : 03-126661 (71)Applicant : FURUKAWA ELECTRIC CO
LTD:THE

(22)Date of filing : 30.04.1991 (72)Inventor : SASAKI YASUMASA
OKUBO NORIO
IJICHI TETSURO
KIKUTA TOSHIO

(54) MANUFACTURE OF RIDGE WAVEGUIDE TYPE SEMICONDUCTOR LASER

(57)Abstract:

PURPOSE: To easily form a current injection unit on a ridge stripe in a method for manufacturing a ridge waveguide type semiconductor laser.

CONSTITUTION: In a method for manufacturing a ridge waveguide type semiconductor laser having a current injecting unit on a ridge stripe, a step of disposing a resist 15 on a part for forming the stripe and etching with the resist 15 as a mask to form the ridge stripe, and a step of forming a dielectric film 16 on a surface having the stripe and then removing the resist 15 on the stripe, are provided.

LEGAL STATUS [Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-329688

(43) 公開日 平成4年(1992)11月18日

(51) Int.Cl.⁵

H 0 1 S 3/18

識別記号

庁内整理番号

9170-4M

F I

技術表示箇所

審査請求 未請求 請求項の数1(全 4 頁)

(21) 出願番号 特願平3-126661

(22) 出願日 平成3年(1991)4月30日

(71) 出願人 000005290

古河電気工業株式会社

東京都千代田区丸の内2丁目6番1号

(72) 発明者 佐々木 康真

東京都千代田区丸の内2丁目6番1号 古

河電気工業株式会社内

(72) 発明者 大久保 典雄

東京都千代田区丸の内2丁目6番1号 古

河電気工業株式会社内

(72) 発明者 伊地知 哲朗

東京都千代田区丸の内2丁目6番1号 古

河電気工業株式会社内

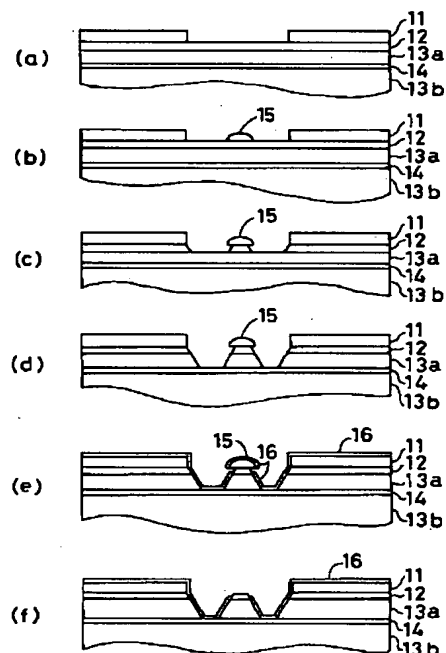
最終頁に続く

(54) 【発明の名称】 リッジ導波路型半導体レーザ素子の製作方法

(57) 【要約】

【目的】 リッジ導波路型半導体レーザ素子の製作方法において、リッジストライプ上の電流注入部の形成を容易にする。

【構成】 リッジストライプ上に電流注入部を有するリッジ導波路型半導体レーザ素子の製作方法において、リッジストライプを形成する部分にレジスト15を配置し、該レジスト15をマスクとしてエッチングを行いリッジストライプを形成する工程と、前記工程に次いで、リッジストライプを有する面上に誘電体膜16を成膜し、その後、リッジストライプ上の前記レジスト15を除去する工程を設ける。



【特許請求の範囲】

【請求項1】 半導体層上に形成されたリッジストライプ上に電流注入部を有するリッジ導波路型半導体レーザ素子の製作方法において、半導体層上のリッジストライプを形成する部分にレジストを配置し、該レジストをマスクとして半導体層のエッチングを行うことによって半導体層のリッジストライプを形成する工程と、前記工程に次いで、リッジストライプを有する面上に誘電体膜を成膜し、その後、リッジストライプ上の前記レジストを除去する工程を有することを特徴とするリッジ導波路型半導体レーザ素子の製作方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、リッジ導波路型半導体レーザ素子の製作方法に関する。

【0002】

【従来技術】従来のリッジ導波路型半導体レーザ素子は、例えば図2(a)～(f)に示す工程により製作される。即ち、

1) 先ず、図2(a)に示すダブルヘテロ構造の半導体層を製作する。図中、1はGaAs基板、2はGaAsバッファ層、3はn-InGaPクラッド層、4は歪量子井戸活性層、5a、5bはp-InGaPクラッド層、6はGaAsエッチング停止層、7はp-GaAsコンタクト層である。

2) 次いで、フォトリソグラフィ技術を用いてレジスト8をパターンニングし(図2(b))、それをマスクとして、p-GaAsコンタクト層7をエッチングする(図2(c))。なお、このコンタクト層のエッチャントには酒石酸：過酸化水素＝20：1の溶液を用いる。

3) 次いで、レジスト8をリムーバにて除去し、残ったコンタクト層7をマスクとしてクラッド層5bをエッチング停止層6までエッチングし、リッジストライプを形成する(図2(d))。なお、このクラッド層5bのエッチャントには、塩酸：りん酸＝1：3の溶液を用いる。

4) 次いで、プラズマCVD法またはスパッタリング法などを用いて、SiO₂、SiN_xなどの誘電体膜9を全面に成膜する(図2(e))。

5) 次いで、フォトリソグラフィ技術を用いて、リッジストライプ上に目抜き部10が来るようにレジストをパターンニングし、それをマスクにして目抜き部10を形成し、電流注入部とする(図2(f))。なお、この目抜き部10のエッチングには、濃度7%のバッファードフッ酸を用いる。

6) 最後に、エピタキシャル半導体層側にTi-Pt-Auの順に電極を蒸着し、基板1側には、へき開し易いように厚さ100μmまで研磨した後、AuGeNi-Auの順に電極を蒸着する。また、半導体層と金属電極の密着を良くする目的で、H₂雰囲気中で420℃のシ

ンタリングを行う。

【0003】

【発明が解決しようとする課題】しかしながら、上述のリッジ導波路型半導体レーザ素子の製作方法には次のような問題があった。この製作方法には、フォトリソグラフィ技術を用いて、リッジストライプ(幅は3μm程度である)上に目抜き部10(幅は1μm程度である)が来るようにレジストをパターンニングし、それをマスクにして目抜き部10をエッチングで形成する工程があるが、この工程は技術的に困難であった。即ち、目抜き部10の位置がずれてしまい、リッジストライプのコンタクト層7上ではなく、クラッド層5b上に目抜き部10が形成され、信頼性が低下する恐れがあった。

【0004】

【課題を解決するための手段】本発明は上記問題点を解決したリッジ導波路型半導体レーザ素子の製作方法を提供するもので、半導体層上に形成されたリッジストライプ上に電流注入部を有するリッジ導波路型半導体レーザ素子の製作方法において、半導体層上のリッジストライプを形成する部分にレジストを配置し、該レジストをマスクとして半導体層のエッチングを行うことによって半導体層のリッジストライプを形成する工程と、前記工程に次いで、リッジストライプを有する面上に誘電体膜を成膜し、その後、リッジストライプ上の前記レジストを除去する工程を有することを特徴とするものである。

【0005】

【作用】上述のように、レジストをマスクとしてエッチングを行いリッジストライプを形成する際、多少オーバー気味にエッチングを行うと、レジストと半導体層の界面にはサイドエッチングが起り、レジストはリッジストライプ上に底状になって載置される。次いで、スパッタリング法などにより、リッジストライプを有する面上に誘電体膜を成膜すると、レジストの底で遮られ影になるリッジストライプ側面部分には、誘電体膜は成膜されない。したがって、リムーバを用いて、この誘電体膜が成膜されない部分からレジストをリフトオフすると、リッジストライプ上のみ誘電体膜を除去することができ、リッジストライプ上に正確に電流注入部を形成することができる。

【0006】

【実施例】以下、図面に示した実施例に基づいて本発明を詳細に説明する。図1(a)～(f)は本発明にかかるリッジ導波路型半導体レーザ素子の製作方法の一実施例の製作工程説明図である。その製作は次の通りである。即ち、

1) 半導体基板(図示されず)上にInGaPクラッド層13b、GaAsエッチング停止層14、InGaPクラッド層13a、GaAsコンタクト層12が順次積層されており、このGaAsコンタクト層12にSiO₂またはSiN_xからなる誘電体膜11を成膜し、その

後、フォトリソグラフィ技術を用いて20 μ m幅でストライプ状に前記誘電体膜11を目抜く(図1(a))。

2) 次いで、前記目抜いた部分に、フォトリソグラフィ技術を用いて、レジスト15を目抜きのほぼ中央にくるように配置する(図1(b))。

3) 前記レジスト15をマスクとして、GaAsコンタクト層12をエッチングする。使用したエッチャントは従来と同様に、酒石酸：過酸化水素＝20：1の溶液である(図1(c))。

4) 次いで、InGaPクラッド層13aをGaAsエッチング停止層14までエッチングを行いリッジストライプを形成する(図1(d))。使用エッチャントは従来と同様に、塩酸：りん酸＝1：3の溶液である。この際、多少オーバー気味にエッチングすることにより、サイドエッチングが起こり、レジスト15がリッジストライプ上で底状になる。

5) 次いで、スパッタリング法によりSiO₂などの誘電体膜16を成膜する。この誘電体膜16は、リッジストライプのレジスト15の底で遮られた影の部分には成膜されない(図1(e))。

6) 次いで、リムーバーを用いて、前記誘電体膜16が成膜されない部分からレジスト15をリフトオフすると、電流注入部分をリッジストライプ上に露出させることができる(図1(f))。

以上の製作工程では、リッジストライプの作製に用いたレジストを、そのまま電流注入部分を露出させるためのリフトオフの工程に用いているため、従来方法で電流注入部分を形成する際に必要となった精密な目合わせの技

術は不要となる。

【0007】

【発明の効果】以上説明したように本発明によれば、半導体層上に形成されたリッジストライプ上に電流注入部を有するリッジ導波路型半導体レーザ素子の製作方法において、リッジストライプを形成する部分にレジストを配置し、該レジストをマスクとしてエッチングを行いリッジストライプを形成する工程と、前記工程に次いで、リッジストライプを有する面上に誘電体膜を成膜し、その後、リッジストライプ上の前記レジストを除去する工程を有するため、電流注入部分を形成する精密な目合わせの技術が不要になるという優れた効果がある。

【図面の簡単な説明】

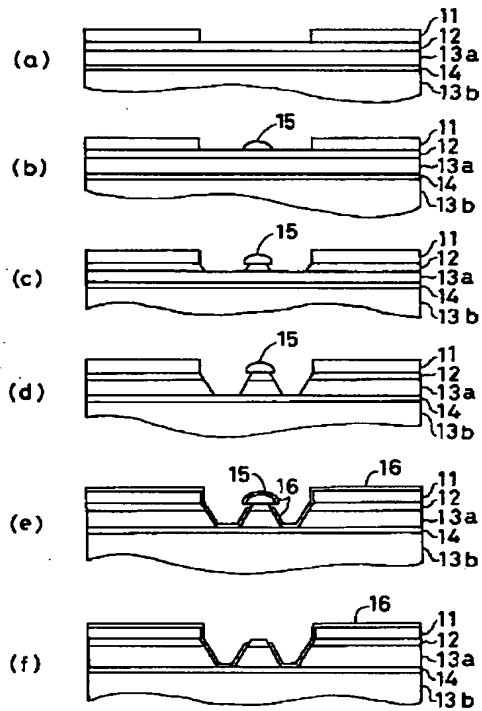
【図1】(a)～(f)は本発明にかかるリッジ導波路型半導体レーザ素子の製作方法の一実施例の製作工程説明図である。

【図2】(a)～(f)は従来のリッジ導波路型半導体レーザ素子の製作方法の製作工程説明図である。

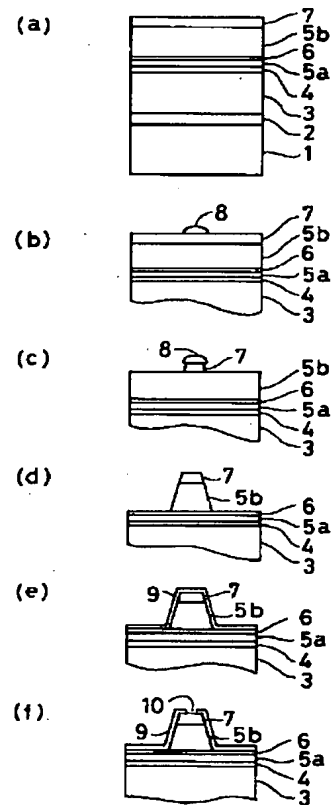
【符号の説明】

1	基板
2	バッファ層
3、5a、5b、13a、13b	クラッド層
4	活性層
6、14	エッチング停止層
7、12	コンタクト層
8、15	レジスト
9、11、16	誘電体膜
10	目抜き部

【図1】



【図2】



フロントページの続き

(72)発明者 菊田 俊夫
東京都千代田区丸の内2丁目6番1号 古
河電気工業株式会社内